

SUMADOR BINARIO

Esta operación es la más común que se realiza en una computadora personal. Ya que las tres operaciones básicas restantes pueden realizarse de igual manera con el principio de la suma.

La resta se realiza con la suma del negativo del sustraendo, el cual se expresa en forma de complemento ya sea a dos o a uno, al minuendo. La multiplicación se realiza mediante la suma repetida del multiplicando a sí mismo; y la división incluye la resta repetida del divisor desde el dividendo.

La suma de números no decimales con el método manual utiliza la misma técnica que se aprende para los números decimales. Para sumar dos números binarios X e Y, se suman juntos los bits menos significativos con un acarreo inicial de 0, produciendo bits de acarreo y de suma.

Se tiene por ejemplo la suma de dos números de un bit cada uno (Tabla 1):

Tabla 1

A	B	Suma	Acarreo
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Esta operación se realiza con los bits de derecha a izquierda, sumando el acarreo de la operación anterior, un ejemplo de suma decimal y su correspondiente suma binaria se muestra en la figura 1.

$$\begin{array}{r}
 170 \quad \quad \quad \overset{1}{} \quad \quad \quad \overset{1}{} \quad \text{Acarreo} \\
 + 131 \quad \quad \quad \quad \quad \quad \quad \quad \quad \quad \quad \quad \quad \\
 \hline
 301 \quad \quad \quad 1 \quad 0 \quad 0 \quad 1 \quad 0 \quad 1 \quad 1 \quad 0 \quad 1 \quad \text{Suma}
 \end{array}$$

Figura 1

Como se puede apreciar en la figura 1 cada paso del proceso de adición se efectúa la suma de 3 bits; los bits de los números a sumar y el bit de acarreo de la posición anterior. El resultado de la adición de estos tres bits produce dos bits, un bit de suma y uno de acarreo el cual se sumará a la siguiente posición, por tanto si se diseña un circuito lógico que pueda duplicar este proceso, entonces, simplemente se tienen que emplear circuitos idénticos para cada posición de bit. Esto se muestra en la figura 2.

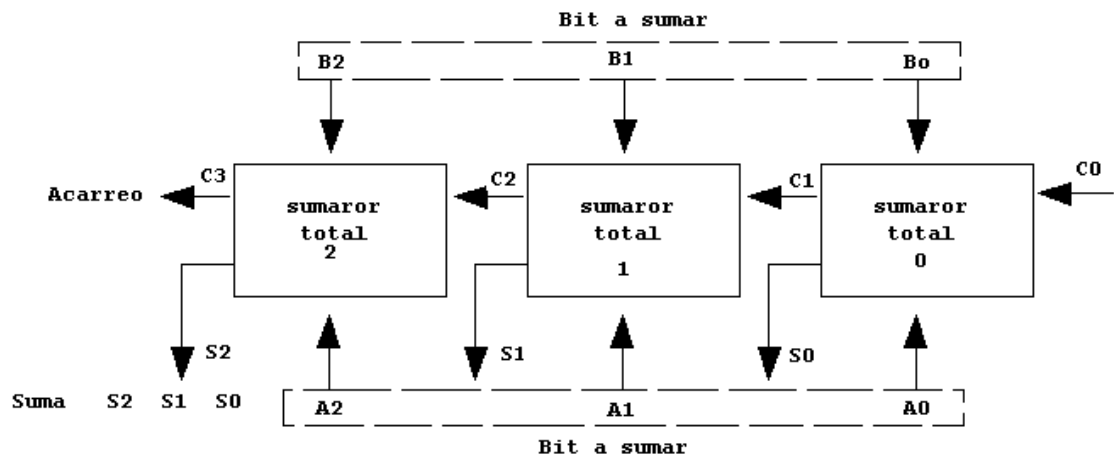


FIGURA 2

El circuito sumador total que se utiliza en cada posición tiene tres entradas: un bit A, un bit B y un bit C y produce dos salidas; un bit de suma y uno de acarreo.

El esquema de la figura 2 recibe el nombre de sumador en paralelo ya que todos los bits están presentes y se alimentan a los circuitos sumadores simultáneamente. Esto significa que las adiciones en cada posición se llevan a cabo al mismo tiempo.

De esta manera se puede llegar a diseñar un circuito lógico que realice esta operación. Para lo cual se puede elaborar una tabla de verdad en los que se muestran los diversos valores de entrada y salida en todos los casos posibles (tabla 2).

Entrada de Bit A	Entrada de Bit B	Bit de acarreo	Salida de Bit Suma	Salida de Bit Acarreo
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Tabla 2

En la tabla 2 se representan 8 casos posibles para las tres entradas y en cada caso los valores de salida que se buscan se enumeran.

Así el circuito completo que satisface a las entradas y salidas de la tabla 2 se muestra en la figura 3.

La circuitería completa son las entradas A, B y C¹ y las salidas suma y acarreo son el sumador total.

¹ A y B, corresponden a los bits a sumar, C corresponde al bit de acarreo.

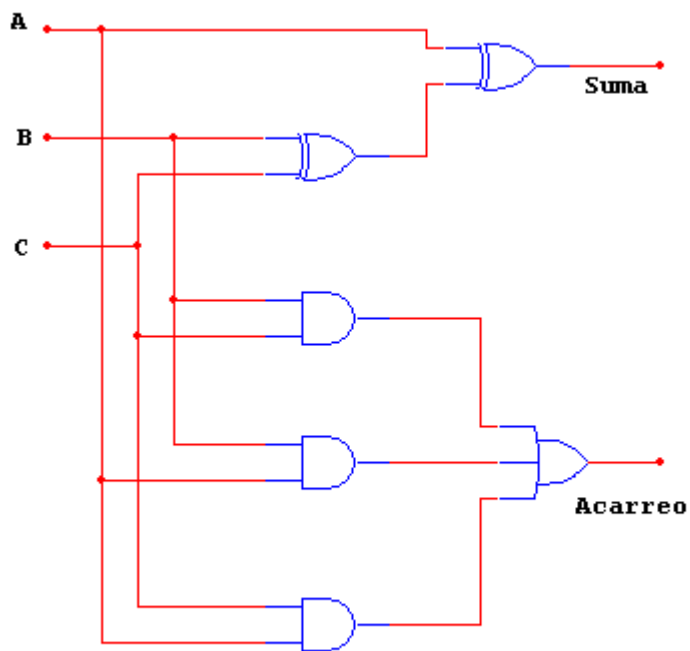


Figura 3

Para un número binario de n bits contiene esta misma circuitería o alguno equivalente que satisfaga a los mostrados en la tabla 2.

Este circuito corresponde a cada uno de los bloques mostrados en la figura 2, por lo que para un número de n bits se ha de repetir n cantidad de veces.

En algunos casos se necesita un circuito que sume sólo dos bits de entrada a fin de producir una salida con suma y acarreo, como por ejemplo en el bit menos significativo en donde podría no existir un bit de entrada de acarreo a ser sumado. Se puede diseñar un circuito lógico para este propósito en donde sólo se toman los bits A y B para producir la suma S y el acarreo C. Este circuito recibe el nombre de semi sumador, su operación es semejante a la del sumador completo sólo que éste sólo opera con dos bits de entrada (figura 4)

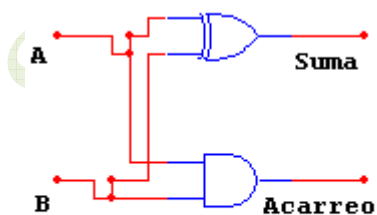


Figura 4

En una computadora los números que se suman se almacenan en registros.

Existen en el mercado varios sumadores en paralelo disponibles en circuito integrado, uno de los más comunes es el sumador en paralelo de 4 bits, como por ejemplo el 7483A, 74LS83A, 74283 Y 74LS283 son sumadores en paralelo de 4 bits

TTL. Los circuitos 283 son idénticos a los 83 excepto las conexiones correspondientes a Vcc y tierra se encuentran en las terminales 16 y 8 respectivamente. El circuito 74HC283 es la versión cmos de alta velocidad del mismo sumador en paralelo de 4 bits.

Se pueden conectar dos o más bloques sumadores paralelos en cascada para lograr la adición de números binarios mayores figura 5.

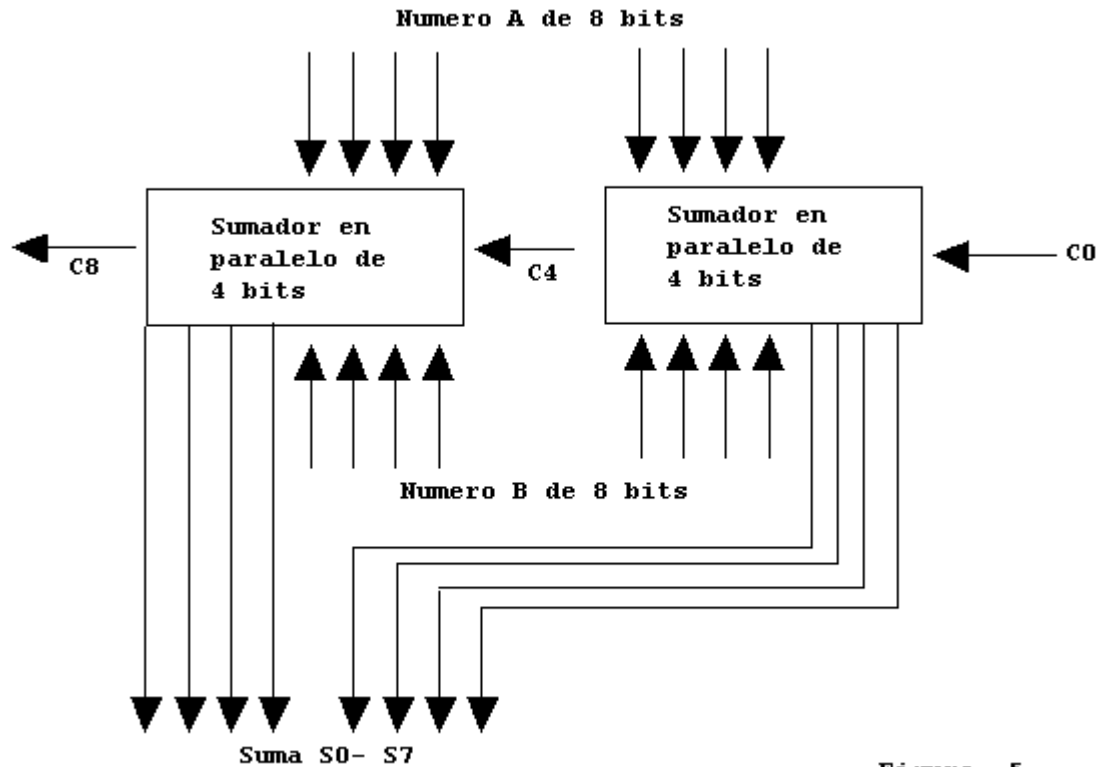


Figura 5

El sumador de la derecha suma los 4 bits menos significativos, la salida C4 de este sumador se conecta como el acarreo de entrada de la primera posición del segundo sumador el cual suma los 4 bits más significativos, C8 es el acarreo que sale de la última posición del segundo sumador. C8 puede ser utilizado como un bit de desborde o como un acarreo a otra etapa del sumador si es que se manejaran números binarios mayores.

BIBLIOGRAFIA

Ronald.J. Tocci. 1996. Sistemas Digitales, Principios y Aplicaciones.
México. 6ª ed. Edit. Prentice Hall

Sajjan G. Shiva. 1998. Introducción Al Diseño Lógico Circuitos Digitales.
México. 1ª ed. Edit. Trillas

Acha Santiago. 2003. electrónica Digital Introducción a la Lógica Digital
México. 1ª ed. Edit. AlfaOmega-Rama

www.solecmexico.com

solecmexico