

CONVERSION ANALÓGICO A DIGITAL



Con el paso del tiempo, las comunicaciones electrónicas han experimentado algunos cambios tecnológicos notables. Los sistemas tradicionales de comunicaciones electrónicas que utilizan técnicas de modulación analógica convencional, como son la modulación en amplitud (AM), la modulación en frecuencia (FM) y la modulación en fase (PM), están siendo reemplazadas, poco a poco, con sistemas de comunicaciones digitales. Estos sistemas de comunicación ofrecen varias ventajas sobresalientes, respecto a los sistemas analógicos tradicionales: facilidad de procesamiento, facilidad de multicanalización e inmunidad al ruido.

El término *comunicaciones digitales* abarca un área extensa de técnicas de comunicaciones, incluyendo transmisión digital y radio digital. La transmisión digital es la transmisión de pulsos digitales, entre dos o más puntos, de un sistema de comunicación. El radio digital es la transmisión de portadoras analógicas moduladas, en forma digital, entre dos o más puntos de un sistema de comunicación.

LIMITE DE SHANON PARA LA CAPACIDAD DE INFORMACIÓN

La capacidad de información de un sistema de comunicación representa el número de símbolos independientes que pueden pasarse, a través de un sistema, en una unidad de tiempo determinada. Es símbolo fundamental es el dígito binario (bit). Por tanto, a menudo es conveniente expresar la capacidad de información, de un sistema, en bits por segundo (bps). En 1928 R. Hartley desarrolló una relación útil, entre el ancho de banda, la línea de transmisión, y la capacidad de información, esta relación es expresada como:

$$I \propto B \times T$$

Donde

I = Capacidad de información (bps)

B = Ancho de banda en (Hz)

T = Línea de transmisión (s)

A partir de esta ecuación se puede observar que la capacidad de información es una función lineal del ancho de banda y la línea de transmisión y es directamente proporcional a ambos.

En 1948, C.E.Shannon, publicó un artículo señalando la capacidad de información de un canal de comunicación al ancho de banda y a la relación señal-a-ruido. Expresando matemáticamente al límite de shannon para la capacidad de información es:

$$I = B \log_2(1 + S / N)$$

O

$$I = 3.32 B \text{ Log}_{10}(1+(S / N))$$

Donde: I = Capacidad de información (bps)

B = Ancho de banda (Hz)

S/N = Relación de potencia señal – a – ruido (sin unidades)

Para un canal de comunicaciones de banda de voz estándar, con una relación de potencia señal – a – ruido de 1000 (30 dB) y un ancho de banda de 2.7 kHz, el límite de shannon para la capacidad de información es:

$$I = 2700 \log_2(1 + 1000) = 26.9 \text{ kbps}$$

El código binario es un método para representar números. Normalmente, los números se rigen por el código decimal. Un dígito individual en el código decimal puede representar cualquiera de 10 valores unitarios diferentes, de cero al nueve. Otra forma de representar a los números es empleando un sistema de código de solo dos estados o binario. En tal sistema, un dígito individual se limita a uno de dos valores, cero y uno. Al observar esto se presenta una pregunta ¿cómo se podrán representar los valores mayores de dos? La respuesta es el empleo de más dígitos, el propio número decimal dos se representa en código binario con dos dígitos o sea; 10, la razón de esto es similar a la del sistema decimal con el cual todos estamos familiarizados. En decimal, el número Dos mil ciento cincuenta se escribe como; 2150. la razón es: $(2 * 10^3) + (1 * 10^2) + (50 * 10^1) + (0 * 10^0)$, el número binario requiere de más números en donde cada posición del dígito tiene un valor determinado equivalente como sigue:

$$\dots 1 * 2^7 + 1 * 2^6 + 1 * 2^5 + 1 * 2^4 + 1 * 2^3 + 1 * 2^2 + 1 * 2^1 + 1 * 2^0 \quad \text{Formula 1}$$

$$\dots 128 \quad 64 \quad 32 \quad 16 \quad 8 \quad 4 \quad 2 \quad 1$$

por lo tanto si se quiere representar el número decimal 115 a binario se tiene:

01110011

o

$$0 * 2^7 + 1 * 2^6 + 1 * 2^5 + 1 * 2^4 + 0 * 2^3 + 0 * 2^2 + 1 * 2^1 + 1 * 2^0 = 115$$

Cualquier número se puede representar en el sistema binario, así como cualquier número se puede representar en decimal. Cuando se expresan en binario, todos los números consisten en sólo 0 y 1 arreglados como serie de dígitos.

La ventaja del sistema de código binario es la facilidad con la cual los números binarios se pueden representar en forma eléctrica. Como cada dígito, o bit, de un número binario sólo puede ser 1 o 0, todo el número puede ser transmitido fácilmente como una serie de pulsos eléctricos de “prendido apagado”.

La velocidad con la cual el número binario o cualquier otra información se puede enviar se llama velocidad de envío de información (bps).

Las letras del alfabeto se pueden almacenar y transmitir sobre sistemas de comunicación con codificación binaria de la misma manera que los números siempre que sean previamente codificadas en binario. Existen cuatro sistemas importantes de codificación binaria para textos alfabéticos estos son: código Morse, código Baudot, código EBCDIC (Extended Binary Coded Decimal Interchange Code) y el código ASCII (American Standard Code for Information Interchange).

Como los datos de codificación binaria se transmiten como secuencias de estados “1 o 0” en los dígitos binarios consecutivos (ó bits), toda la información se

envía esencialmente como una secuencia de dígitos y el proceso ha adquirido así el nombre de transmisión digital.



La modulación por codificación de pulsos (mcp) es un método para convertir señales analógicas en señales digitales que, entonces, adquieren un formato compatible con la transmisión digital. La transmisión digital de señales implica cuatro etapas que son:

- Conversión de señales eléctricas analógicas en pulsos digitales.
- Codificación de estos pulsos en una secuencia apropiada para la transmisión.
- Transmisión sobre el medio digital
- Conversión de nuevo a la forma analógica (o una aproximación de ella) en el extremo receptor.

Las señales de voz o cualquier otra señal analógica se convierten en una secuencia de dígitos binarios mediante el muestreo de la forma de onda de la señal a intervalos regulares. En cada instante de muestreo se determina la amplitud de la forma de onda y, de acuerdo con la magnitud, se le asigna un valor numérico, que entonces se codifica en su forma binaria y se transmite sobre el medio de transporte. En el extremo receptor, la señal eléctrica original se reconstruye mediante la conversión de nuevo a la forma analógica de la señal digitalizada que se recibe. Este procedimiento se muestra de forma gráfica en la figura 1.

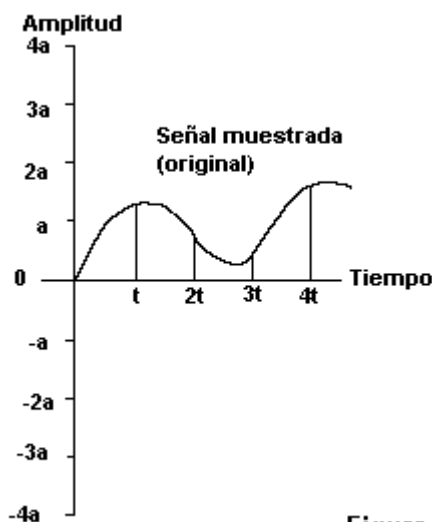


Figura 1

El muestreo se realiza con un intervalo de tiempo predeterminado de “ t ” microsegundos. Debido a que el empleo de decimales haría más complicado el proceso e incrementaría el ancho de banda que se requiere para la transmisión, la amplitud se representa únicamente con valores enteros. Cuando la amplitud de la onda no corresponde a un entero exacto se hace una aproximación. Esto reduce el número total de dígitos que se tienen que enviar. En el extremo receptor, la señal se reconstruye

generando una señal segmentada, con pasos de duración “ t ”, cuya amplitud va de acuerdo con el valor del dígito que recibe, de acuerdo a la forma de onda de la figura 1, la onda “reconstruida” se muestra en la figura 2.

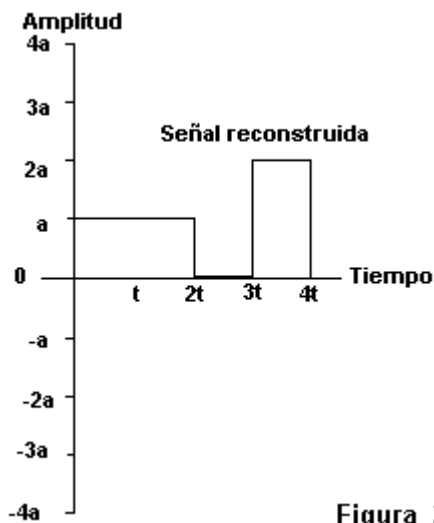


Figura 2

En este ejemplo, la señal reconstruida tiene la forma de onda cuadrada en lugar de la forma alisada continua de la señal original. Esta aproximación, si se tratara de una comunicación telefónica, afecta la comprensión del oyente en un grado que depende de la magnitud de la imprecisión involucrada. Una mejoría de la señal reconstruida con respecto a la señal original puede lograrse mediante:

- El incremento de la velocidad de muestreo (reduciendo el tiempo de separación de las muestras) a manera de incrementar el número de puntos sobre el eje horizontal de la figura 2.
- El incremento del número de niveles de cuantificación (es decir, niveles de amplitud de onda).

Sin embargo, para lograr una “reproducción” igual a la forma de onda original se requiere de una velocidad infinita de muestras y una infinidad de niveles para lograrlo. En consecuencia, se introduce, inevitablemente, un elemento de ruido de cuantificación durante el proceso de conversión de la señal analógica original a su equivalente digital. El inconveniente es que entre mayor sea la velocidad de muestreo y el número de niveles de cuantificación, mayor es la tasa de bits que se requiere para transportar la señal. Aquí se nota una analogía con el ancho de banda analógico, en donde entre mayor sea la fidelidad que se requiere de una señal, mayor es al ancho de banda que se necesita.

La velocidad de muestreo mínima aceptable para transportar una señal analógica, empleando transmisión digital, se calcula de acuerdo con el principio científico conocido como Teorema de Nyquist. Este teorema establece que la velocidad de muestreo debe de ser cuando menos el doble de la máxima frecuencia contenida en el espectro de la señal analógica que se muestrea. Para un canal de voz estándar (que se

encuentra en telefonía moderna), esto equivale a $2 \times 4 \text{ kHz} = 8000$ muestras por segundo, el ancho de banda normal para un canal telefónico es de 4 kHz.



El número de niveles de cuantificación encontrado (mediante pruebas subjetivas) apropiado para la buena comprensión de la voz es de 256. en términos de dígitos binarios (bits) esto equivale a 8 bits, lo que resultaría al sumar el equivalente decimal de la fórmula 1, en donde se tiene una cuenta del 0 al 255 lo que equivale a 256 niveles.

La velocidad de transmisión que se requiere de un canal de voz digital es por lo tanto de 8000 muestras por segundo por 8 bits, o sea 64 kbps (kilo bits por segundo).

Para tratar de reducir el ruido de cuantificación, en donde las señales de amplitud baja generarían errores de cuantificación con porcentajes más altos (y en consecuencia de distorsión) que las señales de amplitud más alta. Por esta razón, los niveles de cuantificación no se espacian de manera lineal, como se muestra en la figura 1, sino que se comprimen hacia la vecindad del nivel de amplitud 0, como se ilustra en la figura 3.

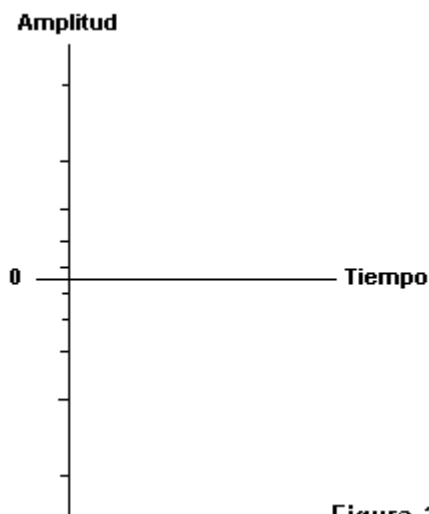


Figura 3

Esto genera mejor calidad de señal en el rango de amplitudes bajas.

Para la cuantificación de voz, se cuenta con dos conjuntos particulares de niveles de cuantificación que se conocen como Ley A y Ley mu (μ). Ambos tienen una densidad más alta de niveles de cuantificación alrededor del nivel de amplitud cero y ambas emplean la técnica de codificación de 8 bits (256 niveles).

El código de Ley A es estándar europeo para la cuantificación de la voz, en tanto que el código de ley μ es estándar de USA.

La cantidad total de ruido de cuantificación de una señal que se recibe, generalmente se mide en términos del número de niveles de cuantificación en el que la señal difiere de la original. Este valor se expresa como el número de “unidades de distorsión de cuantificación” (o qdus). De manera típica, el número máximo aceptable de qdus en una conexión completa de extremo a extremo es menor a 10.

Un convertidor analógico digital toma una tensión de entrada y después de cierto tiempo produce un código de salida digital que representa la entrada analógica. La figura 4 es un diagrama de bloque general para el Conversor Analógico – Digital.

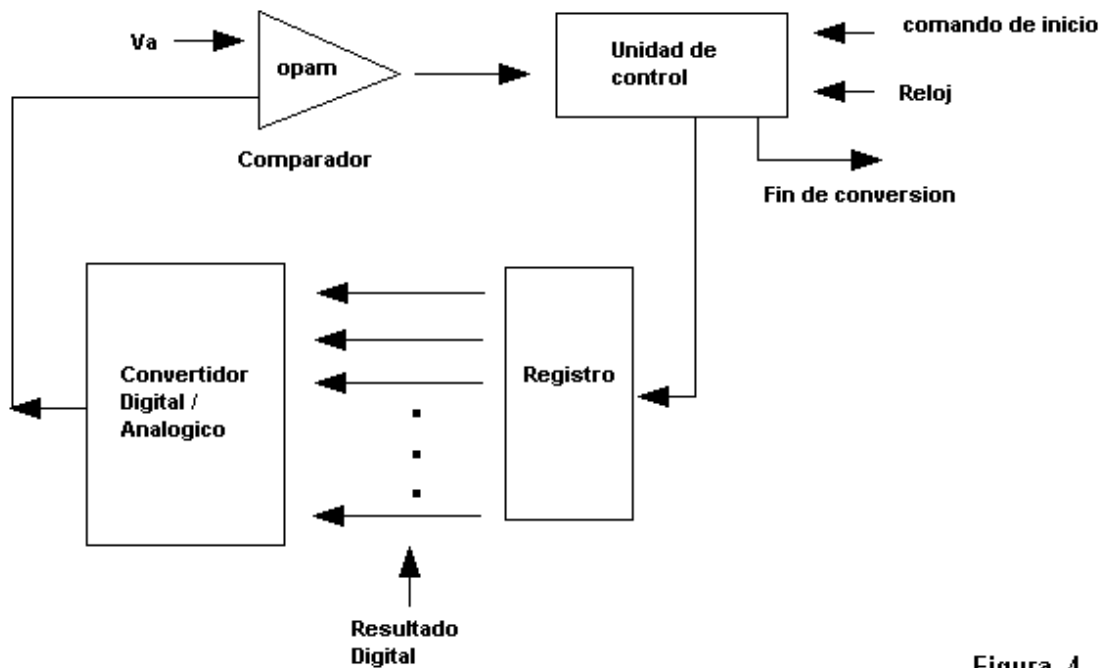


Figura 4

La temporización para realizar la operación es proporcionada por la señal de reloj de entrada. La unidad de control contiene los circuitos lógicos para generar la secuencia de operaciones adecuada en respuesta al comando de inicio, el cual comienza el proceso de conversión. El comparador con amplificador operacional tiene dos entradas analógicas y una salida digital que intercambia estados, dependiendo cuál entrada analógica sea mayor.

La operación de estos circuitos consta de los siguientes pasos fundamentales:

1. El comando de inicio pasa a alto ($5 V_{cc}$ para una lógica digital TTL).
2. A una frecuencia determinada por el reloj, la unidad de control continuamente modifica el número binario que se encuentra almacenado en el registro.
3. El número binario del registro es convertido a un voltaje analógico, V , por el Convertidor digital analógico.
4. El comparador compara esta tensión con la entrada analógica, mientras que $V < \text{Entrada analógica}$, la salida del comparador permanece en alto. Cuando V excede a V_a por lo menos en una cantidad $= V_T$ (Voltaje de

umbral), la salida del comparador pasa a bajo y detiene el proceso de modificación del número del registro. En este punto, V es un valor muy aproximado a V_a .

5. La lógica de control activa la señal de fin de conversión cuando se completa el proceso de conversión.

Las diversas variaciones de este esquema de conversión analógico a digital difieren principalmente de la forma en que la sección de control continuamente modifica los números contenidos en el registro.

Existen varias maneras de realizar la conversión analógica – a – digital, entre ellas se puede mencionar a:

ADC DE RAMPA DIGITAL.

La figura 5 muestra un esquema general de este método.

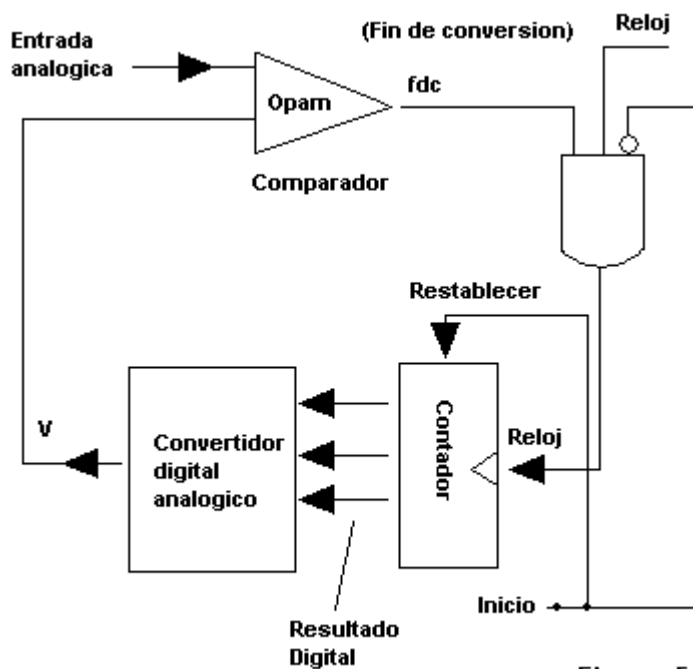


Figura 5

ADC DE APROXIMACIONES SUCESIVAS

Este es uno de los convertidores más utilizados. Tiene una circuitería más compleja mas compleja que el convertidor de rampa digital, pero un tiempo de conversión más pequeño. En la figura 6 se muestra una configuración básica de este convertidor, la cual es parecida al de rampa digital, sin embargo el de aproximaciones sucesivas no utiliza un contador para generar la entrada al DAC sino que emplea un registro.

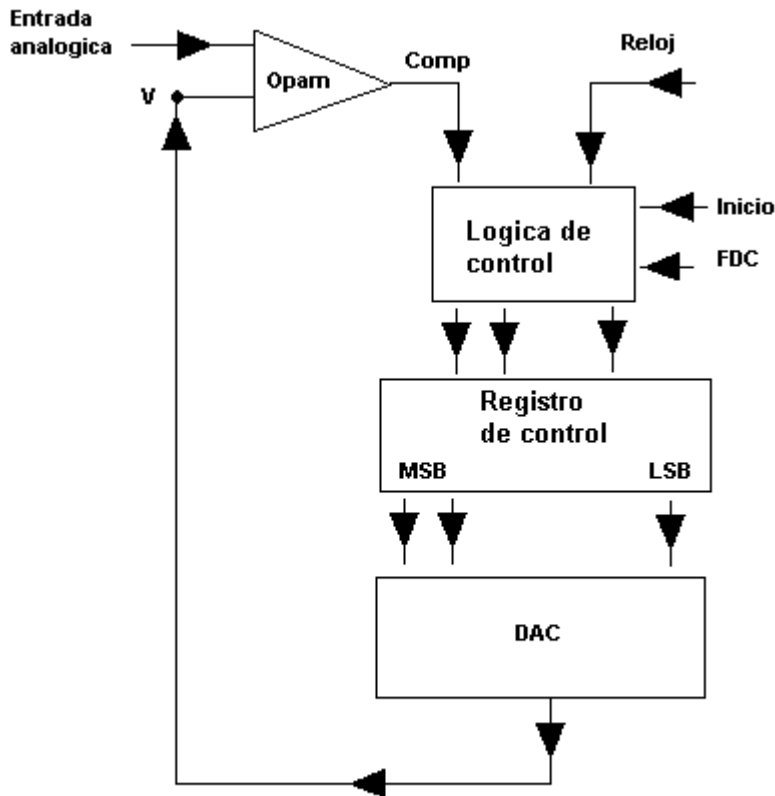


FIGURA 6

Este tipo de convertidor se encuentra en el circuito ADC 0804, los diversos fabricantes de CI proporcionan circuitos con un amplio rango de características de operación, este es un circuito de 20 terminales fabricado con tecnología CMOS y que lleva a cabo la conversión A/D utilizando el método de aproximaciones sucesivas.

ADC PARALELO

El convertidor paralelo (Flash) es el más rápido disponible en la actualidad, pero requiere de mucho más circuitería que los otros convertidores. Por ejemplo, un ADC paralelo de 6 bits requiere de 63 comparadores analógicos, uno de 8 bits necesita 255 comparadores. El gran número de comparadores limita el tamaño de los convertidores paralelos.

En la figura 7 se muestra un esquema simple de este convertidor de tres bits.

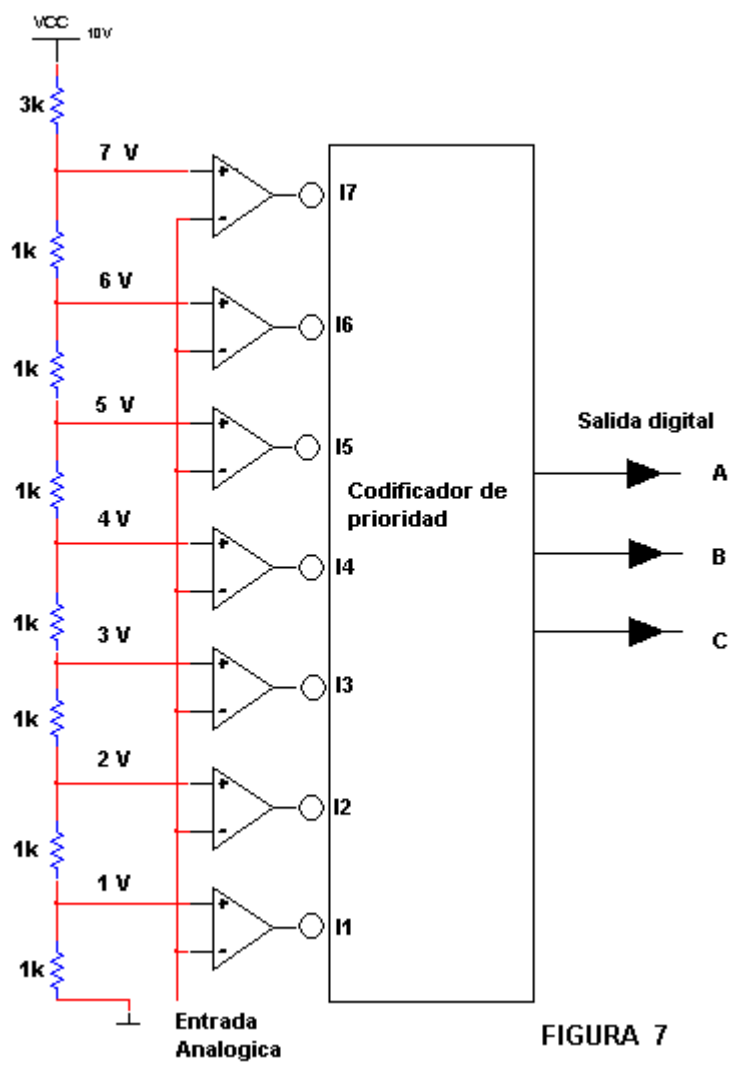


FIGURA 7

Existen varios métodos de conversión A/D diferentes a los que se han mencionado previamente, cada uno con sus ventajas y desventajas relativas, entre éstos se pueden mencionar el Convertidor, ADC de rampa digital ascendente / descendente (ADC de seguimiento). ADC de voltaje a frecuencia, ADC de doble pendiente.

BIBLIOGRAFIA

Tocci Ronald J. 1996. Sistemas Digitales Principios y Aplicaciones.
MEXICO. 6ª ed. Prentice-Hall

Herrera P. ENRIQUE. 1998. Introducción a Las Telecomunicaciones Modernas
MEXICO, 1ª ed. LIMUSA

Wayne Tomasi. 1994. Sistemas De Comunicaciones Electrónicas
MEXICO, 2ª ed. Prentice Hall

WWW.SOLECMEXICO.