

SALIDA EN ABANICO- CARGABILIDAD DE SALIDA

La cargabilidad de salida de un circuito lógico es definida como la cantidad de entradas que puede controlar dicha compuerta sin exceder sus especificaciones de carga en el peor de los casos. La cargabilidad de salida depende no solamente de las características de salida, sino también de las entradas (entradas de compuertas) que estén controlando. La cargabilidad de salida se debe de analizar considerando los estados posibles de salida, alto y bajo.

La salida de una compuerta sólo puede conectarse a un número limitado de entradas de otras compuertas, esto quiere decir, que existe un límite para el número de otras entradas que una compuerta puede conducir, este límite se denomina salida en abanico. La carga de una compuerta debe de estar dentro del límite de salida en abanico para que la operación de la compuerta sea adecuada, el número de entradas a una compuerta se denomina entrada en abanico. La salida en abanico y la entrada en abanico son especificaciones dadas por el fabricante de los circuitos.

Los tipos especiales de compuertas, llamadas “buffers”, proporcionan una capacidad superior de salida en abanico

En el ámbito de la electrónica digital se encuentran presentes dos estados “lógicos” los cuales representan a la información, estado lógico 1 “alto” y estado lógico 0 “bajo”, la cargabilidad de salida en estado alto y en estado bajo de una compuerta no son necesariamente iguales. En general, la cargabilidad de salida total de una compuerta es el mínimo de la cargabilidad de salida de estado alto y de la cargabilidad de salida en estado bajo.

La habilidad de una salida para cargar y descargar la capacitancia parásita se conoce también como cargabilidad de salida de ca, aunque reara vez se calcula en forma tan precisa como la cargabilidad de salida de cd.

Efectos de la carga.

Al sobrecargar una salida se pueden producir los siguientes efectos.

En el estado bajo, la tensión de salida (V_{OL}^1) puede incrementarse más allá que el voltaje de salida bajo máximo.

En el estado alto, la tensión de salida (V_{OH}^2) puede caer por debajo que la tensión de salida en estado alto mínima.

El retardo de propagación de la salida se puede elevar por encima de las especificaciones.

Los tiempos de ascenso y descenso de salida pueden incrementarse mas allá de sus especificaciones.

La temperatura de operación del circuito se puede incrementar, reduciendo con ello la confiabilidad del dispositivo y con el paso del tiempo se pueden ocasionar fallas.

Los primeros cuatro efectos reducen los márgenes de ruido de CD y los márgenes de temporización del circuito. De este modo, un circuito ligeramente sobrecargado puede operar de forma adecuada bajo condiciones ideales, pero la experiencia indica que llegará a fallar una vez que se encuentre fuera del ambiente controlado en un laboratorio de diseño.

¹ V_{OL} . Voltaje de salida en estado bajo

² V_{OH} . Voltaje de salida en estado alto.

Existen en el mercado circuitos o compuertas los cuales son capaces de proporcionar más corriente o aceptar una salida en abanico más grande que una compuerta normal, como se mencionó anterior mente estas compuertas son conocidas como “buffers”. En la figura 1 y a manera de ejemplo se muestra como sería la cargabilidad de una compuerta común y una compuerta “buffer”.

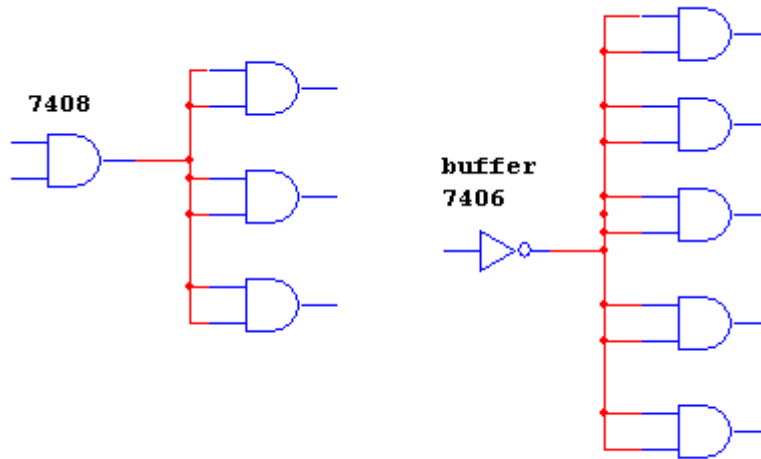


FIGURA 1

Como se puede apreciar en la figura 1 una compuerta buffer puede soportar una carga más grande conservando todas sus características de operación, en contra parte una compuerta común con una carga como la que soportaría un buffer presentaría problemas como los que se mencionaron anteriormente.

Se dice que una compuerta en el circuito lógico está “cargada” cuando se requiere que conduzca más entradas que su salida en abanico. Esta compuerta puede ser reemplazada con una compuerta de la misma funcionalidad, pero son una salida en abanico más alta o se puede conectar a la salida una compuerta buffer para que soporte dicha carga, a manera de ejemplo se enuncian algunas compuertas diseñadas para una salida en abanico mayor.

- 7406 circuito compuesto de 6 compuertas inversoras
- 7407 circuito compuesto de 6 compuertas no inversoras
- 7433 circuito compuesto de 4 compuertas NOR³
- 7437 circuito compuesto de 4 compuertas NAND⁴

estos buffers pueden conducir aproximadamente un total de 30 cargas de lógica TTL estándar en comparación con una salida en abanico de 10 para una compuerta sin buffer.

La cantidad de corriente requerida por una entrada TTL depende de si la entrada es alto o bajo y se especifica por medio de dos parámetros:

I_{ILmax} Corriente máxima que requiere una entrada para llevarla abajo. Puesto que la corriente fluye hacia fuera de una entrada TTL en el estado bajo, I_{ILmax} tiene un valor negativo. La mayoría de las entradas LS-TTL tienen una $I_{ILmax} = -0.4 \text{ mA}$, lo que se da en llamar, en ocasiones una carga unitaria de estado bajo.

³ NOR. Compuerta OR negada o invertida.

⁴ NAND compuerta AND negada.

I_{Ihmax} la corriente máxima que requiere una entrada para llevarla a alto, puesto que la corriente fluye dentro de una entrada TTL, en el estado alto, I_{Ihmax} tiene un valor positivo. La mayoría de las entradas LS-TTL tienen una $I_{Ihmax} = 20 \mu A$, lo cual en ocasiones se conoce como la carga unitaria de estado alto.

La corriente máxima que una salida puede consumir en estado bajo mientras se mantiene un voltaje de salida no mayor que $V_{Olmáx}$. Puesto que la corriente fluye en la salida esta corriente tiene un valor positivo, 8 mA para la mayoría de las salidas.

La corriente máxima que una salida puede suministrar en el estado alto mientras se mantiene un voltaje de salida no menor de $V_{Olmín}$. Puesto que la corriente fluye fuera de la salida, I_{Ohmax} tiene un valor negativo, - 400 μA para la mayoría de las salidas.

En general, deben realizarse dos cálculos para confirmar que una salida no está siendo sobrecargada.

Estado alto. Los valores I_{Ihmax} para todas las entradas controladas se suman. Esta suma debe de ser menor o igual que el valor absoluto de I_{Ohmax} para la salida de control.

Estado bajo. Los valores de I_{Ilmax} para todas las entradas controladas se suman. El valor absoluto de esta suma debe de ser menor o igual a $I_{Olmáx}$ para la salida de control.

En la figura 2 se muestran las dos configuraciones de excitación de una compuerta con salida pasiva.

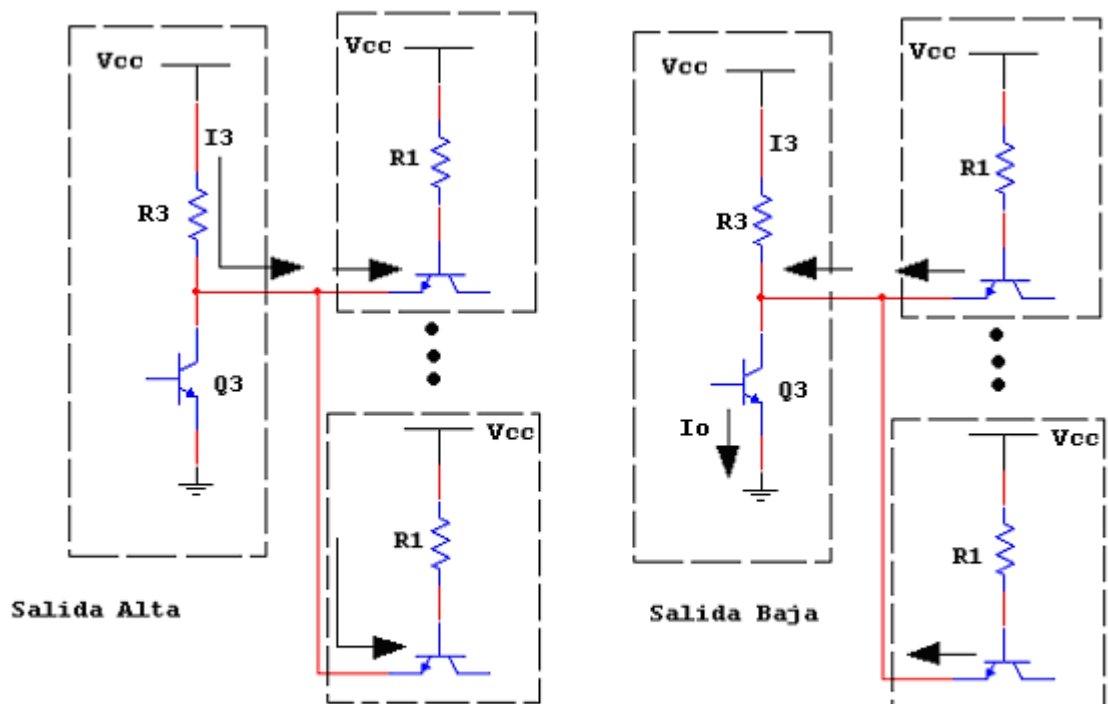


FIGURA 2

cuando la salida está en H, la compuerta conductora actúa como una fuente de corriente. La corriente I_3 a través del resistor ascensor R_3 es la suma de las corrientes extraídas por cada entrada conectada a la salida. La tensión de salida V_0 es entonces:

$$V_0 = V_{cc} - I_3 R_3$$

Para una operación correcta de la compuerta, V_0 no debe de ser inferior que V_{Hmin} . Esto indica

$$V_{cc} - I_{3max} R_3 > V_{Hmin}$$

Si $R_3 = 3 \text{ K}\Omega$, la corriente máxima de salida I_{3max} es

$$(5-2.4)V/3k\Omega = 0.867 \text{ mA}$$

suponiendo una corriente común de entrada de compuerta de 40 mA, el número de compuertas que pueden excitarse es aproximadamente 21.

Cuando la salida de la compuerta conductora es baja, Q_3 está en saturación y actúa como un disipador de corriente. La corriente a través de Q_3 es:

$$I_0 = I_3 + I_{in}$$

En donde I_{in} es la suma de las corrientes de entrada e

$$I_3 = (V_{cc} - V_{cesat}) / R_3$$

El valor máximo de la corriente a través de Q_3 (I_{0max}) está determinado por el límite de disipación de calor del transistor. Así, la salida en abanico está limitada por el límite de disipación de calor del dispositivo. La salida en abanico está limitada por ($I_{0max} - I_3$). Una compuerta TTL, estándar puede disipar un máximo de 16 mA. Suponiendo una corriente de entrada de 1.6 mA por compuerta, es posible excitar un máximo de 10 compuertas.

Habrà de considerarse el caso más desfavorable a la hora de realizar un diseño ya que las compuertas operan en los dos estados alto y bajo por lo que el límite de compuertas en abanico para este ejemplo es precisamente 10 compuertas.

En la figura 3 se muestra la configuración interna de una compuerta buffer.

Este tipo de compuertas presentan un resistor ascensor más pequeño y transistores Q_3 y Q_4 grandes, en comparación con una compuerta estándar. El transistor Q_5 proporciona la amplificación adicional para excitar a Q_4 . una compuerta buffer TTL estándar puede excitar 30 compuertas TTL estándar.

Observar que el efecto de carga sobre la compuerta es aumentar el valor de V_{OL} y disminuir el valor de V_{OH} , reduciendo así los márgenes de ruido. De esta manera, las compuertas ligeramente cargadas tienen márgenes de ruido más altos, en comparación con las compuertas plenamente cargadas. Los márgenes de ruido garantizados especificados por los fabricantes de compuertas, corresponden a los márgenes de ruido de compuertas plenamente cargados.

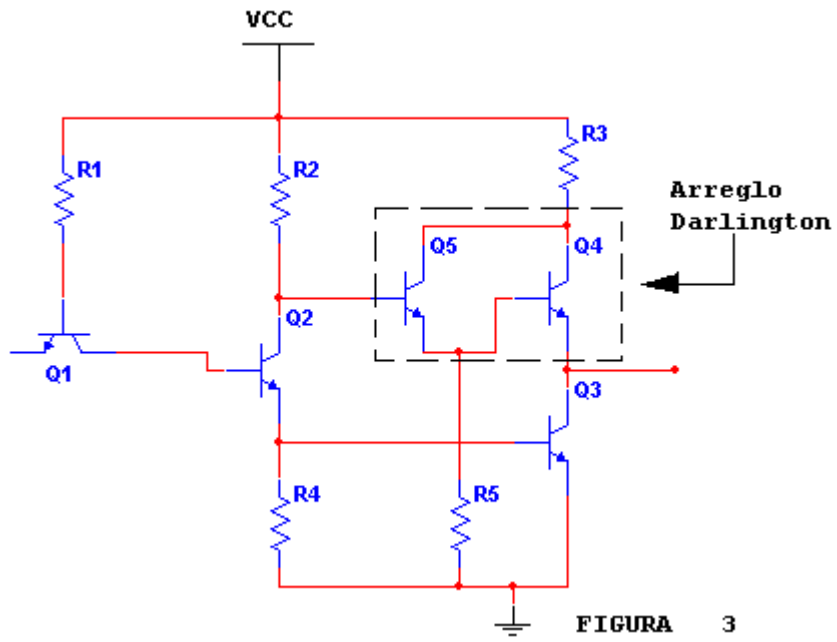


FIGURA 3

SOLECMEX

BIBLIOGRAFIA

Sajjan G. Shiva. 1998. Introducción Al Diseño Lógico Circuitos Digitales.
México. 1ª ed. Edit. Trillas

Wakerly John F. 2001. Dideño Digital Principios y Prácticas
México. 3ª ed. Edit. Prentice Hall

Grob. Bernard. Circuitos Electrónicos y Sus Aplicaciones.
México, 1ª ed. Edit. McGraw-Hill.

www.solecmexico.com.

solecmexico